

1. Numérisation du signal

Parallèlement aux microprocesseurs et aux microcontrôleurs, les processeurs de traitement numérique du signal, ou DSP (*Digital Signal Processor*), ont bénéficié des énormes progrès en rapidité (grâce au faible temps de commutation) et en puissance de calculs (grâce au nombre de bits des bus internes) des composants logiques intégrés programmables.

D'une manière générale, tous les processeurs vérifient la loi de Moore, l'un des fondateurs de la société Intel qui annonçait, dès sa création, que la densité d'intégration des composants doublerait tous les dix-huit mois. En 1995, on savait intégrer dix millions de transistors dans un composant unique.

Utilisés initialement pour gérer la carte son des micro-ordinateurs, les DSP ont vu leur utilisation s'accroître considérablement depuis 1985, tout d'abord grâce au développement des télécommunications (téléphonie numérique, puis téléphonie sans fil GSM ...), puis grâce à ses possibilités de traitement rapide de certaines commandes numériques faisant appel à des algorithmes complexes permettant ainsi le travail en « temps réel » .

En utilisant des données numériques extraites d'un signal, on rend les systèmes de commande et de gestion électroniques beaucoup plus fiables, et reproductibles. Là où il fallait des réglages en électronique analogique, il suffit d'imposer une valeur constante convenablement choisie dans un registre particulier du composant. On fixe ainsi l'amplification ou la bande passante d'un filtre numérique, et ceci de manière définitive.

La très bonne précision en temps (donc en fréquence) des composants numériques provient de l'extraordinaire stabilité de la fréquence d'oscillation

du quartz, fréquence qui sera celle de l'horloge du processeur, en pratique choisie entre 20 MHz et 200 MHz.

La bonne précision en niveau de tension des composants numériques est due à la qualité des convertisseurs analogique/numérique et numérique/analogique, et en premier lieu, à la stabilité de la caractéristique de tension de la diode Zener interne de référence des convertisseurs. Ensuite intervient le nombre de bits (unité binaire d'information) utilisé pour caractériser une donnée. La conversion s'effectue le plus souvent avec 8 bits, 10bits 12 bits voire 14 bits en usage plus performant. Enfin, de nouveaux types de convertisseurs dits *sigma-delta* ($\Sigma - \Delta$) permettent une conversion analogique/numérique avec un faible bruit de quantification.

La capacité en nombre de bits de données est l'une des caractéristiques de la puissance de traitement du processeur. Il existe des microprocesseurs et des microcontrôleurs 8 bits, à 16 bits et même plus.

Les DSP devant être encore plus performants, les données numériques seront à 16 ou 32 bits, voire plus.

2 Rôle du DSP

Le traitement numérique du signal, qu'il provienne du son ou d'une image vidéo, est rendu accessible par le DSP grâce à son unité de calcul spécifique *multiplicateur / additionneur / accumulateur de données*.

En effet, tout DSP est prévu pour effectuer le plus rapidement possible, en principe en un seul cycle d'horloge, l'opération multiplication/addition sur des grandeurs numériques :

$$MR=X \cdot Y + R$$

Où X et Y sont soit des données, soit des constantes et R une donnée, une constante ou un résultat précédent. MR est alors le résultat de l'opération arithmétique.

Si le DSP fonctionne en virgule fixe avec des données sur 16 bits, le résultat MR est alors sur 32 bits (ou plus, selon l'architecture). Si l'utilisateur ne conserve que les 16 bits *de poids fort*, le calcul est alors effectué en *simple précision*. Si les 32 bits sont utilisés, on parle de *double précision* : le temps de calcul est alors plus long.

Si le DSP fonctionne en virgule flottante avec des données en 32 bits, le résultat MR est alors sur 40 bits (ou plus, selon l'architecture). L'utilisateur ne prend en compte que les données de 32 bits en ignorant les bits de poids faibles de la mantisse.

Le premier DSP a été produit en 1982 par Texas Instruments. Depuis, cinq autres générations de DSP sont apparues. Les processeurs des générations 1, 2 et 5 sont en virgule fixe, les générations 3, 4, 6 en virgule flottante.

Les principaux fabricants de DSP sont :

- Texas Instruments
- Analog Devices
- Motorola
- Zilog
- Lucent
- Nec
- Zoran
- Zsp
- Microchip

Les trois premiers constructeurs sont les plus connus. Néanmoins, certains petits constructeurs développent des architectures originales. Microchip, fort du succès de ces microcontrôleurs PIC vient de mettre sur le marché une famille de DSP 16 bits virgule fixe, les dsPIC.

3. Les diverses approches possibles.

3.1. Approche signal

Cette approche caractérise d'emblée le DSP et fait de lui un composant numérique pour les spécialistes du signal et les électroniciens. L'utilisateur retrouve les filtres, avec amplification, atténuation, mais aussi le traitement numérique du signal (convolution, corrélation, transformée de Fourier rapide : FFT pour *Fast Fourier Transform*), filtrage numérique, compression, codage et décodage des données ...), toutes ces applications faisant appel à des algorithmes.

Les signaux à traiter sont caractérisés par la fréquence maximale possible associée à un phénomène physique ou à un système donné. D'après le théorème de Shannon, la fréquence d'échantillonnage F_e , définie par : $F_e = 1/T_e$, T_e étant la période d'échantillonnage, doit être telle que :

$$F_e \geq 2f_{max}$$

Si on ne respecte pas cette règle, il risque d'y avoir *repliement spectral* (*aliasing*). La fréquence d'échantillonnage F_e est en général imposée par le convertisseur analogique/numérique.

Le nombre de cycles de calcul à l'intérieur d'une période d'échantillonnage T_e , donne la possibilité pour le DSP d'intervenir efficacement ou non en *temps réel* entre deux prises d'échantillons. Si ce n'est pas le cas, par exemple pour un signal vidéo, le DSP intervient selon un processus plus lent,

tout en gérant des interruptions sur une période d'échantillonnage. La gestion des ports entrée/sortie devient alors très complexe.

Dans d'autres cas, le DSP est intéressant pour faire une simulation ou une estimation de grandeurs en temps réel *en parallèle avec le déroulement d'un phénomène physique*. Il faut alors que les durées de calcul des données simulées soient plus courtes que la durée d'évolution du phénomène physique. Ceci est possible si le modèle n'est pas trop complexe, ou si le phénomène physique est très lent.

Phénomènes physiques à l'origine du signal	f_{\max}	F_e	T_e	Nombre de cycles de calcul pendant T_e avec un temps de cycle de 50ns
Vibrations	200kHz	1MHz	1 μ s	20
Commande à découpage (moteurs, robotique, ...)	5kHz	20kHz	50 μ s	1'000
Parole	3.5kHz	8kHz	125 μ s	2'500
Audio	20kHz	48kHz	20.8 μ s	417
Vidéo	2.5MHz	10MHz	100ns	2

Les applications des DSP sont nombreuses dans les domaines suivants :

➤ **Télécommunications :**

Modem, multiplexeurs, récepteurs de numérotation DTMF, télécopieurs, codeurs de parole GMS, ...),

➤ **Interfaces vocales :**

Codeur vocaux, reconnaissance automatique de la parole, synthèse vocale ...

➤ **Militaire :**

Guidage missiles, navigation, communications cryptée, radar, ...

➤ **Multimédias et grand public :**

Compression des signaux audio (CD), compression des images, cartes multimédias pour PC, synthèse musicale, jeux, ...

➤ **Médical :**

Compression d'image médicale (IRM, échographie...), traitements des signaux biophysiques (ECG, EEG,...), implants cochléaires, équipement de monitoring.

➤ **Electronique automobile :**

Équipement de contrôle moteur, aide à la navigation, commande vocale, détection de cliquetis pour avance à l'allumage, ...

➤ **Automatisation et contrôle de processus :**

Surveillance et commande de machines, contrôle de moteurs, robots, ...

➤ **Instrumentation :**

Analyseur de spectre, générateurs de fonction, interprétation de signaux sismiques, ...

3.2. Approche technologique

La **Figure 2.1** montre la vitesse d'un composant en fonction de sa «performance », c'est-à-dire de l'adaptation à des besoins spécifiques de l'électronique. On voit la place privilégiée du DSP par opposition à celle du microprocesseur, d'usage plus général.

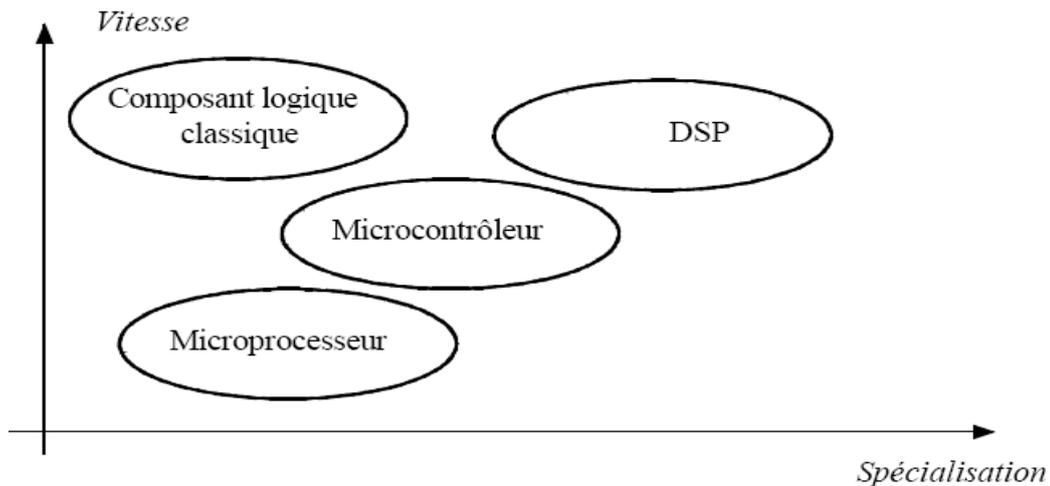


Figure 2.1 : Place du DSP vis-à-vis des autres processeurs

3.3. Approche processeur

On l'a vu, le DSP peut être comparé au microprocesseur et au microcontrôleur. De fait, certains DSP, comme les TMS320F240x de Texas Instruments utilisé pour des commandes de moteurs électriques, ou les Z89323/373/ ... /473 de Zilog sont des processeurs où l'on a optimisé les avantages du DSP et ceux du microcontrôleur. D'autres, comme les DSP 56000 de Motorola sont issus de la technologie du microprocesseur 68000.

Dans la commande et le contrôle de systèmes complexes, le DSP joue à la fois le rôle du *microcontrôleur*, et celui du *calculateur rapide en temps réel* pour obtenir tous les signaux nécessaires à la commande. C'est le cas du DSP Texas TMS320F240x qui permet la commande des moteurs asynchrones en contrôle vectoriel ou en flux orienté, ainsi que celle des moteurs synchrones et des moteurs pas-à-pas.

Mais une autre approche possible consiste à considérer un « noyau DSP » à l'intérieur d'un circuit intégré comportant de nombreuses opérations. La société Hewlett Packard propose la vente des logiciels permettant la création puis l'intégration d'un noyau DSP dans un ASIC (*Applied Specific Integrated Circuit*). Il peut servir, à l'intérieur du composant intégré, en « parallélisme » à

un processeur RISC (*Reduced Instruction Set Computer*). Citons, par exemple, le DSP TMS320C54x associé au cœur ARM7, ou bien le MPC823 de Motorola qui réunit à la fois un DSP56800, un cœur Power PC et un module RISC.

Le DSP peut aussi être associé à d'autres processeurs par l'intermédiaire du port hôte. Il peut servir en « parallélisme » à un microprocesseur.

3.3.1 Noyau DSP

Soit un processeur assurant en un seul cycle d'horloge l'opération arithmétique élémentaire

$$MR = X \cdot Y + R$$

Il s'agit par exemple d'effectuer des opérations arithmétiques du type *produit de convolution*

$$\sum x(n) \cdot y(n-k)$$

Il est alors nécessaire que le processeur possède une architecture de Harvard avec deux mémoires vives au minimum, c'est-à-dire une mémoire de programme et une mémoire de données. Les données $x(n)$ proviendront par exemple de la mémoire de données, et $y(n-k)$ de la mémoire programme.

Ces mémoires communiquent avec quatre bus internes au moins, c'est-à-dire un bus d'adresse pour chacune des mémoires, un bus de données, et un bus de programme. Un système générateur d'adresses, appelé pointeur, s'impose pour activer les mémoires en lecture ou en écriture.

La rapidité de calcul s'obtient non seulement grâce à un cycle d'horloge très court, et donc une fréquence élevée, de l'ordre de 200MHz pour certains processeurs, mais aussi grâce à la gestion d'un pipeline.

Tout cela réduit, en définitive, un noyau DSP implanté soit dans un composant dédié, soit dans un composant intégré, soit encore sur une carte de traitement d'images ou de flot de données.

Le DSP est en principe un composant séquentiel synchrone, c'est-à-dire que toutes les opérations programmées ne sont effectuées que lorsqu'un front d'horloge apparaît, d'où l'importance de la fréquence de l'horloge. Néanmoins, il commence à apparaître des DSP asynchrones tel le stDSP 16 bits de LG Semicon. Dans ce cas, le transfert des données est contrôlé par des signaux spécifiques d'entrée et de sortie : les registres du pipeline sont ouverts pour le début de la transmission, puis fermés une fois la donnée transmise et placée dans un nouveau registre.

4. Classification des DSP

Il est impossible d'effectuer une classification « définitive » des DSP, car chaque constructeur met sur le marché tous les ans un nouveau composant qui surclasse les anciens ou les concurrents par la puissance de calcul, la rapidité (gestion du pipeline et fréquence d'Horloge), le nombre de registres, de Timers, de ports série...

4.1. Virgule fixe ou flottante

Un point essentiel des DSP est la représentation des nombres (les données) qu'ils peuvent manipuler. Il est possible de distinguer deux familles :

- **Les DSP à virgule fixe** : les données sont représentées comme étant des nombres fractionnaires à virgule fixe, (exemple -1.0 à +1.0), ou comme des entiers classiques. La représentation de ces nombres fractionnaires s'appuie la méthode du « complément à deux ». L'avantage de cette représentation (qui n'est qu'une convention des informaticiens) est de

permettre facilement l'addition binaire de nombres aussi bien positifs que négatifs.

- **Les DSP à virgule flottante** : les données sont représentées en utilisant une mantisse et un exposant. La représentation de ces nombres s'effectue selon la formule suivante : $n = \text{mantisse} \times 2^{\text{exposant}}$. Généralement, la mantisse est un nombre fractionnaire (-1.0 à +1.0), et l'exposant est un entier indiquant la place de la virgule en base 2 (c'est le même mécanisme qu'en base 10).

4.1.1. Les DSP à virgules flottantes

Les DSP à virgule flottante sont plus souples et plus faciles à programmer que les DSP à virgule fixe. Un DSP comme le TMS320C30 manipule des nombres formés avec une mantisse de 24 bits et un exposant de 8 bits (taille de la donnée en mémoire : 32 bits). Les valeurs intermédiaires des calculs sont mémorisées dans des registres avec un format de 32 bits de mantisse et un exposant de 8 bits (taille du registre : 32 + 8 bits supplémentaires).

La dynamique disponible est très grande, elle va de -1×2^{128} à $(1-2^{-23}) \times 2^{127}$, toutefois la résolution reste limitée à 24 bits au mieux. Outre les nombres fractionnaires, ce DSP sait également manipuler les entiers avec une précision de 32 bits.

La très grande dynamique proposée par les DSP à virgule flottante permet virtuellement de ne pas se soucier des limites des résultats calculés lors de la conception d'un programme. Cet avantage a cependant un prix, à savoir qu'un système basé sur un DSP à virgule flottante a un coût de fabrication supérieur par rapport à un système basé sur DSP à virgule fixe. La puce d'un DSP à virgule flottante nécessite à la fois une surface de silicium plus importante (cœur plus complexe), et un nombre de broches supérieur, car la

mémoire externe est elle aussi au format 32 bits. Le système revient donc plus cher (exemple : 2 x 32 broches ne serait ce que pour les bus de données externes avec une architecture Harvard de base). Un DSP à virgule flottante est plutôt adapté (sans être impératif) à des applications dans lesquelles :

- les coefficients varient dans le temps (exemple : les filtres adaptatifs),
- le signal et les coefficients ont besoin d'une grande dynamique,
- la structure mémoire est importante (exemple : traitement d'image),
- la précision est recherchée sur toute une gamme dynamique importante (exemple : traitements audiophoniques de qualité professionnelle).

De part leurs facilités de programmation, ils peuvent également se justifier dans des projets où le temps et la facilité de développement sont des facteurs importants. On les trouve également dans des produits de faible volume de production, pour lesquels le prix du DSP n'est pas significatif.

4.1.2. Les DSP à virgules fixes

Un DSP à virgule fixe est un peu plus compliqué à programmer qu'un DSP à virgule flottante.

*Représentation des **nombre entiers** codés sur 4 bits en complément à 2 :*

Poids des bits →	MSB			LSB			
	-2^3	2^2	2^1	2^0			
	-8	4	2	1			
	0	1	0	1	=	4+1	= +5
	1	1	0	1	=	-8+4+1	= -3
<i>le moins positif</i> →	0	0	0	1	=	1	= +1
<i>le plus positif</i> →	0	1	1	1	=	4+2+1	= +7
<i>le moins négatif</i> →	1	1	1	1	=	-8+4+2+1	= -1
<i>le plus négatif</i> →	1	0	0	0	=	-8	= -8

*Représentation des **nombre fractionnaires** codés sur 4 bits en complément à 2 :*

Poids des bits	MSB			LSB			
	-2^0	2^{-1}	2^{-2}	2^{-3}			
	-1	1/2	1/4	1/8			
	0	1	0	1	=	0.5+0.125	= +0.625
	1	1	0	1	=	-1+0.5+0.125	= -0.375
<i>le moins positif</i>	0	0	0	1	=	1	= +0.125
<i>le plus positif</i>	0	1	1	1	=	0.5+0.25+0.125	= +0.875
<i>le moins négatif</i>	1	1	1	1	=	-1+0.5+0.25+0.125	-0.125
<i>le plus négatif</i>	1	0	0	0	=	-1	-1

Dans un DSP à virgule fixe typique comme le TMS320C25, les nombres sont codés sur 16 bits (rappel : des entiers classiques ou des fractionnaires).

Toutefois, sur ce DSP, les calculs sont effectués avec des accumulateurs de 32 bits. Lorsque les résultats doivent être stockés en mémoire, les 16 bits les moins significatifs sont perdus. Ceci permet de limiter les erreurs d'arrondis cumulatives. Il est toujours possible de stocker séparément en mémoire les 16 bits faibles puis les 16 bits forts s'il n'y a plus de registres libres lors d'une étape de calcul. Cette particularité n'est pas toujours disponible sur tous les DSP. Dans ce cas, les calculs requérant absolument une double précision sont réalisés en chaînant deux à deux des instructions spéciales manipulant des données 16 bits en simple précision, au détriment du temps d'exécution.

La précision des calculs est un point critique des DSP à virgule fixe, car le concepteur de programmes doit rester vigilant à chaque étape d'un calcul. Il doit rechercher la plus grande dynamique possible (c.à.d. exploiter au mieux la gamme des nombres disponibles), pour conserver une bonne précision des calculs, tout en évitant autant que faire se peut les débordements du ou des accumulateurs. Les bits supplémentaires des accumulateurs (les bits de garde) prévus à cet effet permettent de réduire cette contrainte.

Les programmeurs contournent les limites des DSP à virgule fixe en déterminant à l'avance, et avec soins, la précision et la dynamique nécessaire

(par méthode analytique ou avec des outils de simulation) pour réaliser leurs projets. Il est également possible d'effectuer des opérations en virgule flottante dans un DSP à virgule fixe par le biais de routines logicielles adéquates. Cette approche est néanmoins pénalisante en temps d'exécution, même sur un DSP à virgule fixe très rapide.

En termes de rapidité, les DSP à virgule fixe se placent d'ordinaire devant leurs homologues à virgule flottante, ce qui constitue un critère de choix important. Les DSP à virgule fixe sont les plus utilisés, car ils sont moins chers que les DSP à virgule flottantes. On les trouve dans tous les produits de grande diffusion où le coût est un facteur important. Il peut cependant exister des exceptions, certains DSP à virgule fixe se présentant comme des microcontrôleurs perfectionnés plus chers qu'un DSP à virgule flottante de base.

4.2 Classification virgule fixe / flottante des DSP

La classification la plus simple est celle définissant si le DSP appartient à la famille des DSP virgule flottante ou DSP virgule fixe. Pratiquement, lorsque les données sont sur 16 bits, le DSP est à virgule fixe. C'est également le cas pour la famille DSP56000 à 24 bits de Motorola. Les données sont à virgule flottante pour des DSP de 32 bits.

Voyons le cas des DSP fabriqués par Texas Instruments (désignés par TMS) et Analog Devices (désignés par ADSP). Le classement du [tableau 2.1](#) est effectué selon le nombre de bits du bus de données et le temps d'exécution d'un cycle, puis d'une opération complexe, comme la transformée de Fourier rapide à 1024 points de calcul.

Nom	Critère de choix	Virgule fixe ou flottante	Durée d'une instruction [ns]	Durée du calcul FFT [μ s]
ADSP2105	Faible coût	16 bits – Fixe	100	3.46
TMS320C2x	Faible coût	16 bits – Fixe	80	9.01

ADSP2101	Haute performance	16 bits – Fixe	60	2.07
TMS320C5x	Haute performance	16 bits – Fixe	35	2.97
ADSP2199x	Haute performance	16 bits – Fixe	6	0.4
ADSP21010	Faible coût	32 bits - Flottante	80	1.54
TMS320C3x	Faible coût	32 bits - Flottante	50	3.08
ADSP21020	Haute performance	32 bits - Flottante	40	0.77
TMS320C4x	Haute performance	32 bits - Flottante	40	1.55

Tableau 1 : Comparaison entre diverses catégories de DSP

- ✓ Les TMS320Clx, C2x, C5x ou ADSP2105, 21 01 sont à 16 bits à virgule fixe.
- ✓ Les TMS320Clx sont utilisés pour le contrôle des disques durs dans les ordinateurs.
- ✓ Les TMS320C2x ou ADSP-2105 servent au fonctionnement des fax.
- ✓ Les TMS320C5x ou ADSP-21 01 sont utilisés dans les modems.
- ✓ Les TMS320C3x, C4x ou ADSP-21010, 21020 sont à 32 bits à virgule flottante.
- ✓ Les TMS320C3x ou ADSP-21010 sont utilisés pour les systèmes Hi-Fi, à synthèse vocale, et dans les processeurs graphiques à 3 dimensions.
- ✓ Les TMS320C4x, TMS320C6x ou ADSP-21020 sont conçus pour le fonctionnement en parallèle, avec d'autres systèmes processeurs (applications : la «réalité virtuelle» et la reconnaissance d'images).

5. Performance des DSP

Plus que pour un microprocesseur classique, les performances d'un DSP conditionnent son domaine d'application. La plupart des DSP sont

particulièrement destinés à des applications « temps réel » et spécialisées, c'est à dire des applications où le temps de traitement est bien sûr primordial, mais où la diversité des événements à traiter n'est pas notablement importante. De ce point de vue, l'approche DSP s'apparente plus à une étude « électronique » visant à réaliser une ou des fonctions de traitements de signal, que d'une approche informatique temps réel et/ou multitâche traditionnelle.

Il existe cependant des applications où le DSP assure à la fois des fonctions de traitements numériques du signal et les fonctions générales d'un microprocesseur au cœur d'un système informatique classique. Dans tous les cas, les performances du DSP sont critiques. Le concepteur d'un système à base de DSP doit évaluer d'une part la « puissance » nécessaire pour réaliser les traitements numériques voulus, et d'autre part les performances des DSP disponibles pour réaliser son application.

5.1. Puissance de calcul d'un DSP

C'est un autre critère de classification des DSP. Cette puissance de calcul dépend de la rapidité de l'exécution des instructions, et donc de l'horloge. Dans un DSP, le MAC (multiplicateur et accumulateur) calcule le produit de deux entrées codées sur N bits, dans un temps « record » de 7ns à 150ns. Un cycle d'horloge ! La multiplication est obtenue de manière asynchrone. Le résultat est chargé dans un accumulateur à $2 \times N$ bits. L'utilisateur choisit de garder seulement les N bits de poids fort en simple précision, et effectue alors une troncature ou alors l'ensemble du résultat en double précision. Bien entendu, si le DSP est à virgule flottante, l'effet de la troncature est moins gênant.

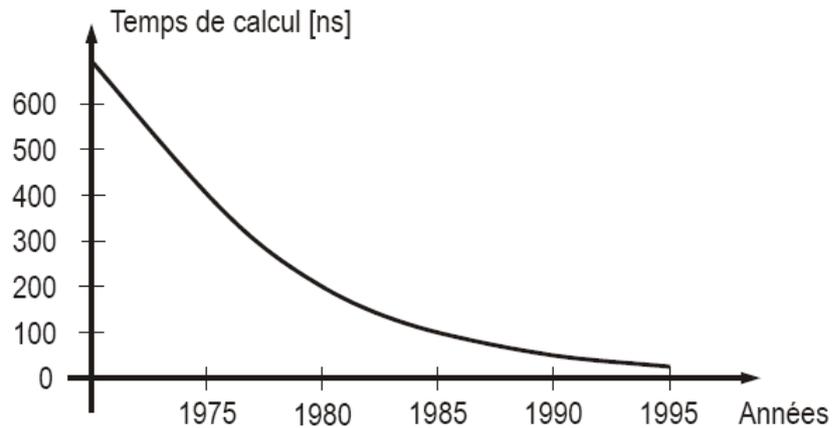


Figure 2.2 : Evolution du temps d'exécution d'une opération MAC selon Texas Instruments

La méthode classique pour évaluer les performances d'un DSP est de se baser sur sa vitesse d'exécution. Encore faut-il trouver une bonne définition de ce qu'est la vitesse d'exécution, ce qui n'est pas forcément simple. Cette méthode de base consiste donc à compter le nombre d'instructions effectuées par seconde. Un obstacle apparaît alors, car une instruction ne signifie pas forcément la même chose d'une famille de DSP à l'autre. Le Tableau suivant résume les principales définitions en usage.

<i>Acronyme</i>	<i>Définition</i>
MFLOPS Million Floating-point Operations Per Second.	Mesure le nombre d'opérations à virgule flottante (multiplications, additions, soustractions, etc.) que le DSP à virgule flottante peut réaliser en une seconde.
MOPS Million Operations Per Second.	Mesure le nombre total d'opérations que le DSP peut effectuer en une seconde. Par opérations, il faut comprendre non seulement le traitement des données, mais également les accès DMA, les transferts de données, les opérations d'E/S, etc. Cette définition mesure donc les performances globales d'un DSP plutôt que ses seules capacités de calcul.
MIPS Million Instructions Per Second.	Mesure le nombre de codes machines (instructions) que le DSP peut effectuer en une seconde. Bien que cette mesure s'applique à tous les types de DSP, le

	MFLOPS est préféré dans le cas d'un DSP à virgule flottante.
MBPS Mega-Bytes Per Second.	Mesure la largeur de bande d'un bus particulier ou d'un dispositif d'E/S, c'est à dire son taux de transfert.

Une autre méthode consiste à définir une fois pour toute une opération de référence comme étant un « MAC », puisqu'il s'agit d'une fonction commune à tous les DSP. Il ne reste plus qu'à compter le nombre de « MAC » par seconde.

Cependant cette définition n'apporte pas beaucoup d'informations sur les performances des DSP modernes. En effet, un « MAC » est exécuté en un seul cycle. Sachant que sur les DSP récents la plupart des instructions sont également exécutées en un cycle, cela revient donc à mesurer les MIPS du DSP. Il faut également tenir compte du fait que certains DSP en font plus dans un seul « MAC » (nombre, format et taille des opérandes traités) que d'autres.

5.2. Mesure du temps d'exécution (« Benchmark »)

La vitesse de calcul pure d'un DSP n'est pas une indication universelle, les méthodes et les résultats diffèrent d'un DSP à l'autre. De plus elle ne rend pas compte d'un certain nombre de perfectionnement dont peuvent bénéficier tel ou tel DSP.

Certains DSP proposent en effet des modes d'adressages plus performants que d'autres. Ces modes sont spécialement adaptés à des algorithmes standards du traitement du signal (exemple : le mode d'adressage dit « bits reversing » pour accélérer les calculs des FFT). Les instructions itératives sont également importantes en terme de performance (rapidité des boucles logicielles) et ne devraient pas être ignorées.

Enfin, le temps d'accès à la mémoire est un autre paramètre incontournable. Certains DSP intègrent des blocs de mémoire vive rapide. Cette

mémoire est placée dans l'espace d'adressage du DSP au même titre que de la mémoire vive externe, ce qui permet d'y ranger données et programmes sans avoir à effectuer des transfère permanents de ou vers l'extérieur. Les éventuels cycles d'attentes pouvant être nécessaires pour adresser une mémoire externe lente sont ainsi évités.

Pour toutes ces raisons, la mesure des performances par benchmark complète avantageusement la mesure de vitesse pure. Elle consiste à mesurer le temps que met le DSP pour exécuter des programmes « standards » de traitements du signal. Encore faut-il définir ce qu'est un programme standard de traitement du signal.

Le point faible des benchmarks réside dans cette définition des d'algorithmes standards. Quel domaine d'applications faut-il choisir ? Quels sont les algorithmes les plus représentatifs ? Il existe plusieurs systèmes de benchmarks se proposant de servir de référence. Ainsi, le BDT benchmark est couramment utilisé, un autre benchmark fréquemment utilisé est le « Standard Performance Evaluation Corporation », ou SPEC95, qui couvre plusieurs domaines tels que les codeurs, l'asservissement en position des têtes de lectures des disques dur, les modems, voire les applications multimédia sur PC.

Dans la pratique, un autre problème se pose : la qualité de l'implémentation des algorithmes peu varier d'un système de développement à l'autre. Ainsi par exemple, à qualité égale, un filtre numérique peut demander plus ou moins de ressources processeur en fonction de telle ou telle implémentation. Cet aspect n'est pas pris en compte par les benchmarks.

La mesure des capacités d'un DSP par benchmark reste néanmoins intéressante, car elle tend à mesurer la performance globale du système de traitement numérique (y compris les capacités du programmeur !)

Tableau comparatif de Benchmark :

<i>ADSP 219x</i>	<i>Nombre de cycles</i>	<i>Temps d'exécution @ 160MHz</i>
Filtre FIR 1^{er} ordre	1	6.25 ns
Biquad IIR Filter (4 coef)	5	31.25 ns
FFT Complexe 1024 point	48320	302 us
Division	19	118.75 ns
Sin/Cos	11	68.75 ns
Arctangente	13	81.25 ns
ln/log10	11	68.75 ns