

Rappel : LES TRANSISTORS MOSFET

I. Introduction

Dans ce chapitre, nous présentons un type majeur de transistor, le transistor à effet de champ métal-oxyde-semi-conducteur (MOSFET). Le MOSFET a conduit à la révolution électronique des années 1970 et 1980, dans laquelle le microprocesseur a rendu possible des ordinateurs de bureau puissants, des ordinateurs portables, des calculatrices portables sophistiquées, des iPod et une pléthore d'autres systèmes électroniques. Le MOSFET peut être très petit, de sorte que des circuits d'intégration à très grande échelle (VLSI) et des mémoires à haute densité sont possibles. Deux dispositifs complémentaires, le MOSFET à canal n (NMOS) et le MOSFET à canal p (PMOS), existent. Chaque appareil est tout aussi important et permet une grande flexibilité dans la conception des circuits électroniques. Les caractéristiques $i - v$ de ces appareils sont introduits, et les techniques d'analyse et de conception en courant continu des circuits MOSFET sont développées. Un autre type de transistor à effet de champ est le FET à jonction. Il existe deux catégories générales de transistors à effet de champ à jonction (JFET): le FET à jonction pn (pn JFET) et le transistor à effet de champ métal-semiconducteur (MESFET), qui est fabriqué avec une jonction à barrière Schottky. Les JFET ont été développés avant les MOSFET, mais les applications et les utilisations des MOSFET ont dépassé de loin celles du JFET. Cependant, nous examinerons quelques circuits JFET dans ce rappel.

Dans ce rappel, nous allons:

- Étudier et comprendre la structure, le fonctionnement et les caractéristiques des différents types de MOSFET.
- Comprendre et se familiariser avec les techniques d'analyse et de conception en courant continu des circuits MOSFET.
- Examiner trois applications des circuits MOSFET.
- Examiner la polarisation de la source de courant des circuits MOSFET, tels que ceux utilisés dans les circuits intégrés.
- Comprendre le fonctionnement et les caractéristiques du transistor à effet de champ à jonction et analyser la réponse en courant continu des circuits JFET.

II.1. Le TRANSISTOR A EFFET de champs MOSFET

Le transistor à effet de champ métal-oxyde-semi-conducteur (MOSFET) est devenu une réalité pratique dans les années 1970. Le MOSFET, par rapport aux BJT ou Transistor Bipolaire, peut

être rendu très petit (c'est-à-dire qu'il occupe une très petite zone sur une puce IC). Puisque les circuits numériques peuvent être conçus en utilisant uniquement des MOSFET, sans aucune résistance ni diode, des circuits VLSI haute densité, y compris des microprocesseurs et des mémoires, peuvent être fabriqués. Le MOSFET a rendu possible la calculatrice de poche, le puissant ordinateur personnel et l'ordinateur portable. Les MOSFET peuvent également être utilisés dans des circuits analogiques. Dans le MOSFET, le courant est contrôlé par un champ électrique appliqué perpendiculairement à la fois à la surface du semi-conducteur et à la direction du courant. Le phénomène utilisé pour moduler la conductance d'un semi-conducteur, ou contrôler le courant dans un semi-conducteur, en appliquant un champ électrique perpendiculaire à la surface est appelé l'effet de champ. Le principe de base du transistor est que la tension entre deux bornes contrôle le courant à travers le troisième terminal. Dans les deux sections suivantes, nous discuterons des différents types de MOSFET, développerons les caractéristiques $I(V)$, puis examinerons la polarisation en courant continu de diverses configurations de circuits MOSFET. Après avoir étudié ces sections, vous devez être familier et à l'aise avec le MOSFET et les circuits MOSFET.

1.1. Structure MOS à deux terminaux

Le cœur du MOSFET est le condensateur métal-oxyde-semi-conducteur représenté sur la figure 2.1. Le métal peut être de l'aluminium ou un autre type de métal. Dans la plupart des cas, le métal est remplacé par une couche de silicium poly-cristallin à haute conductivité déposée sur l'oxyde. Cependant, le terme métal est généralement encore utilisé pour désigner les MOSFET.

Sur la figure, le paramètre t_{ox} est l'épaisseur de l'oxyde et ϵ_{ox} est la permittivité de l'oxyde. La physique de la structure MOS peut être expliquée à l'aide d'un simple condensateur à plaques parallèles.

La figure 2.2 (a) montre un condensateur à plaque parallèle avec la plaque supérieure à une tension négative par rapport à la plaque inférieure. Un matériau isolant sépare les deux plaques. Avec cette polarisation, une charge négative existe sur la plaque supérieure, une charge positive existe sur la plaque inférieure et un champ électrique est induit entre les deux plaques, comme illustré.

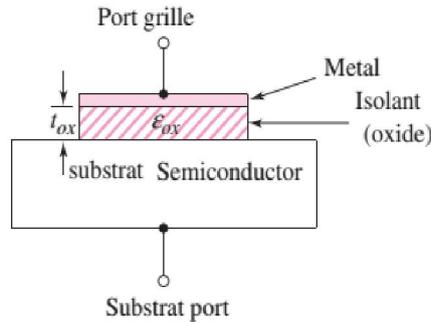


Figure.2.1. Structure de base de la capacité MOS

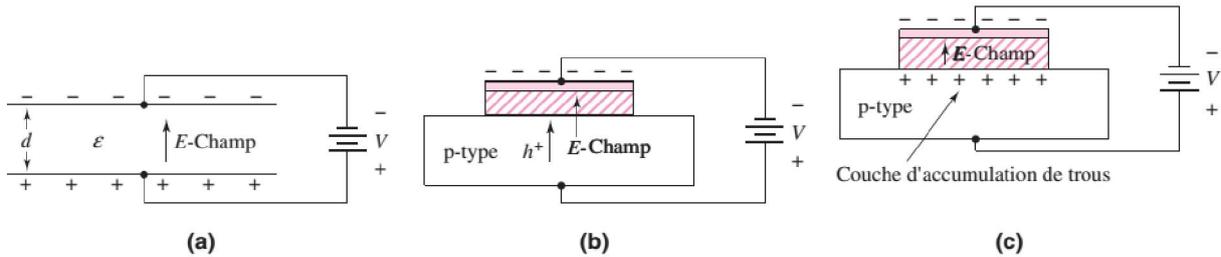


Figure.2.2.(a) Un condensateur à plaques parallèles, montrant le champ électrique et les charges du conducteur, (b) un condensateur MOS correspondant avec une polarisation de grille négative, montrant le champ électrique et flux de charge, et (c) le condensateur MOS avec une couche d'accumulation de trous.

Un condensateur MOS avec un substrat semi-conducteur de type p est illustré sur la figure 2.2 (b). La borne métallique supérieure, également appelée la porte, est à une tension négative par rapport au substrat semi-conducteur. À partir de l'exemple du condensateur à plaque parallèle, nous pouvons voir qu'une charge négative existera sur la plaque métallique supérieure et qu'un champ électrique sera induit dans la direction indiquée sur la figure. Si le champ électrique pénètre dans le semi-conducteur, les trous dans le semi-conducteur de type p subiront une force vers l'interface oxyde-semi-conducteur. La distribution d'équilibre de la charge dans le condensateur MOS avec cette tension appliquée particulière est représentée sur la figure 2.2 (c). Une couche d'accumulation de trous chargés positivement à l'interface oxyde-semi-conducteur correspond à la charge positive sur la «plaque» inférieure du condensateur MOS. La figure 2.3 (a) montre le même condensateur MOS, mais avec la polarité de la tension appliquée inversée. Une charge positive existe maintenant sur la plaque métallique supérieure et le champ électrique induit est dans la direction opposée, comme illustré. Dans ce cas, si le champ électrique pénètre dans le semi-conducteur, les trous dans le matériau de type p subiront une force loin de l'interface oxyde-semi-conducteur. Au fur et à mesure que les trous sont éloignés de l'interface, une région de charge d'espace négative est créée, en raison des atomes d'impureté accepteurs fixes. La charge négative dans la région de déplétion induite correspond à la charge négative sur la «plaque» inférieure du condensateur MOS. La figure 1.3 (b) montre la distribution d'équilibre de la charge dans le condensateur MOS avec cette tension appliquée.

Un condensateur MOS avec un substrat semi-conducteur de type p est illustré sur la figure 2.2 (b). La borne métallique supérieure, également appelée la porte, est à une tension négative par rapport au substrat semi-conducteur. À partir de l'exemple du condensateur à plaque parallèle, nous pouvons voir qu'une charge négative existera sur la plaque métallique supérieure et qu'un champ électrique sera induit dans la direction indiquée sur la figure. Si le champ électrique pénètre dans le semi-conducteur, les trous dans le semi-conducteur de type p subiront une force vers l'interface oxyde-semi-conducteur. La distribution d'équilibre de la charge dans le condensateur MOS avec cette tension appliquée particulière est représentée sur la figure 2.2 (c). Une couche d'accumulation de trous chargés positivement à l'interface oxyde-semi-conducteur correspond à la charge positive sur la «plaque» inférieure du condensateur MOS. La figure 2.3 (a) montre le même condensateur MOS, mais avec la polarité de la tension appliquée inversée. Une charge positive existe maintenant sur la plaque métallique supérieure et le champ électrique induit est dans la direction opposée, comme illustré. Dans ce cas, si le champ électrique pénètre dans le semi-conducteur, les trous dans le matériau de type p subiront une force loin de l'interface oxyde-semi-conducteur. Au fur et à mesure que les trous sont éloignés de l'interface, une région de charge d'espace négative est créée, en raison des atomes d'impureté accepteurs fixes. La charge négative dans la région de déplétion induite correspond à la charge négative sur la «plaque» inférieure du condensateur MOS. La figure 2.3 (b) montre la distribution d'équilibre de la charge dans le condensateur MOS avec cette tension appliquée.

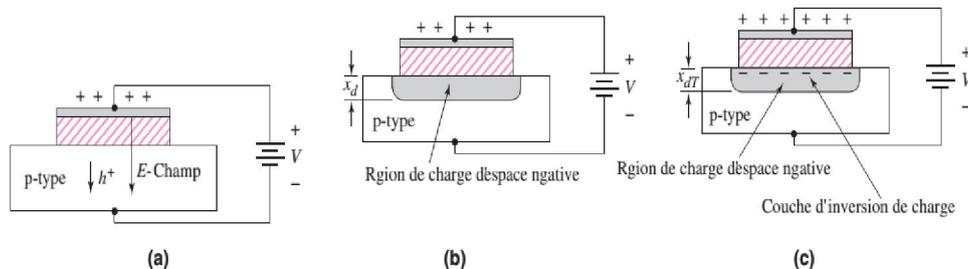


Figure 2.3 Le condensateur MOS avec substrat de type p: (a) effet de polarisation positive de grille, montrant le champ électrique et le flux de charge, (b) le condensateur MOS avec une région de charge spatiale induite en raison d'une polarisation positive de grille modérée, et (c) le condensateur MOS avec une région de charge d'espace induite et couche d'inversion de charge en raison d'une plus grande polarisation positive de grille.

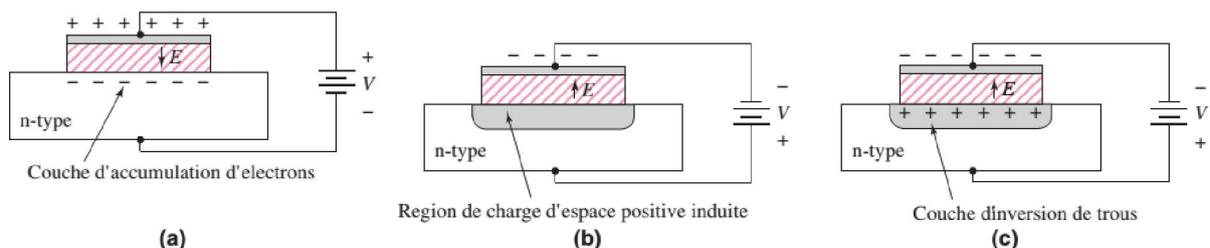


Figure 2.4 Le condensateur MOS avec substrat de type n: (a) effet d'une polarisation de grille positive et formation d'une couche d'accumulation d'électrons, (b) le condensateur MOS avec une région de charge d'espace induite due à une polarisation de grille négative modérée, et (c) le condensateur MOS avec un région de charge d'espace induite et couche d'inversion de trou en raison d'une polarisation de grille négative plus importante.

Lorsqu'une tension positive plus élevée est appliquée à la grille, l'amplitude du champ électrique induit augmente. Les électrons porteurs minoritaires sont attirés vers l'interface oxyde-semi-conducteur, comme le montre la figure 2.3 (c). Cette région d'électrons porteurs minoritaires est appelée couche d'inversion d'électrons. L'amplitude de la charge dans la couche d'inversion est fonction de la tension de grille appliquée. Les mêmes distributions de charge de base peuvent être obtenues dans un condensateur MOS avec un substrat semi-conducteur de type n. La figure 2.4 (a) montre cette structure de condensateur MOS, avec une tension positive appliquée à la borne de grille supérieure. Une charge positive est créée sur la grille supérieure et un champ électrique est induit dans la direction indiquée. Dans cette situation, une couche d'accumulation d'électrons est induite dans le semi-conducteur de type n. La figure 2.4 (b) montre le cas où une tension négative est appliquée à la borne de grille. Une région de charge d'espace positive est induite dans le substrat de type n par le champ électrique induit. Lorsqu'une tension négative plus importante est appliquée, une région de charge positive est créée à l'interface oxyde-semi-conducteur, comme le montre la figure 2.4 (c). Cette région de trous porteurs minoritaires est appelée couche d'inversion de trous. L'amplitude de la charge positive dans la couche d'inversion est fonction de la tension de grille appliquée. Le terme modème d'amélioration signifie qu'une tension doit être appliquée à la grille pour créer une couche d'inversion. Pour le condensateur MOS avec un substrat de type p, une tension de grille positive doit être appliquée pour créer la couche d'inversion d'électrons; pour le MOS condensateur avec un substrat de type n, une tension de grille négative doit être appliquée pour créer la couche d'inversion de trou.

II.2.MOSFET Canal n à enrichissement

Nous allons maintenant appliquer les concepts d'inversion d'une charge de couche dans un condensateur MOS pour créer un transistor.

II.2.1.Structure du transistor

La figure 3.1 (a) montre une coupe transversale simplifiée d'un transistor à effet de champ MOS. Les régions de grille, d'oxyde et de substrat de type p sont les mêmes que celles d'un condensateur MOS. De plus, nous avons maintenant deux régions n, appelées **borne source** et **borne drain**. Le courant dans un MOSFET est le résultat du flux de charge dans la couche d'inversion, également appelée région de canal, adjacente à l'interface oxyde-semi-conducteur.

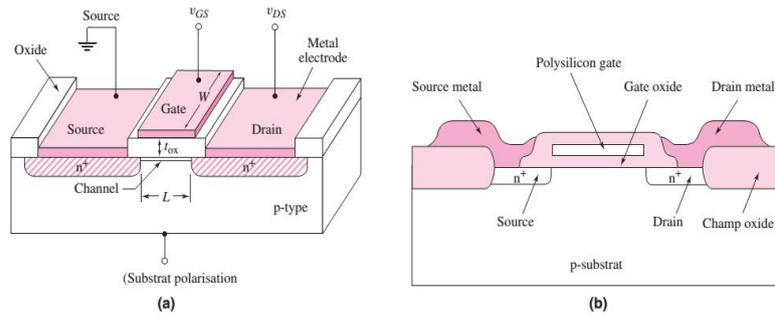


Figure 2.5 (a) Diagramme schématique d'un MOSFET canal n à enrichissement et (b) d'un MOSFET à canal n, montrant champ de l'oxyde et la grille en silicium poly-cristallin.

L la longueur du canal et W la largeur du canal sont définies sur la figure. La longueur de canal d'un MOSFET dans un circuit intégré typique est inférieure à $1\mu\text{m}$ (10^{-6}m), ce qui signifie que les MOSFET sont de petits dispositifs. L'épaisseur de l'oxyde t_{ox} est typiquement de l'ordre de 400 angströms ou moins. Le diagramme de la figure 2.5 (a) est un schéma simplifié de la structure de base du transistor. La figure 2.5 (b) montre une coupe transversale plus détaillée d'un MOSFET fabriqué dans une configuration de circuit intégré. Un oxyde épais, appelé champ oxyde de, est déposé à l'extérieur de la zone dans laquelle les lignes d'interconnexion métalliques sont formées. Le port matériau est généralement du poly-silicium fortement dopé. Même si la structure réelle d'un MOSFET peut être assez complexe, le schéma simplifié peut être utilisé pour développer les caractéristiques de base du transistor.

II.2.2. Base de fonctionnement du transistor

Avec une polarisation nulle appliquée à la grille, les bornes de source et de drain sont séparées par la région p, comme le montre la figure 2.6 (a). Cela équivaut à deux diodes dos à dos, comme le montre la figure 2.6 (b). Le courant dans ce cas est essentiellement nul. Si une tension de grille positive suffisamment grande est appliquée, une couche d'inversion d'électrons est créée à l'interface oxyde-semi-conducteur et cette couche «connecte» la source n au drain n, comme le montre la figure 2.6 (c). Un courant peut alors être généré entre les bornes de source et de drain. Puisqu'une tension doit être appliquée à la grille pour créer la charge d'inversion, ce transistor est appelé un MOSFET en mode d'amélioration. De plus, comme les porteurs dans la couche d'inversion sont des électrons, ce dispositif est également appelé un MOSFET à canal n (NMOS). Le terminal source alimente les porteurs qui traversent le canal et le terminal de drain permet aux porteurs de s'écouler du canal. Pour le MOSFET à canal n, les électrons circulent de la source vers le drain avec une tension drain-source appliquée, ce qui signifie que le courant conventionnel entre dans le drain et quitte la source. L'amplitude du courant est fonction de la quantité de charge dans la couche d'inversion, qui à son tour est fonction de la tension de grille appliquée. Puisque la borne de grille est séparée du canal par un oxyde ou un isolant, il n'y a

pas de courant de grille. De même, puisque le canal et le substrat sont séparés par une région de charge d'espace, il n'y a pratiquement pas de courant à travers le substrat.

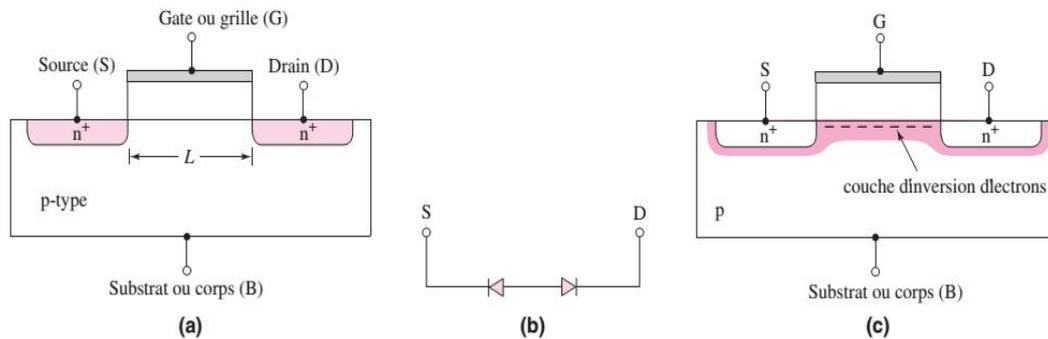


Figure 2.6 (a) Coupe transversale du MOSFET à canal n avant la formation d'une couche d'inversion d'électrons, (b) diodes dos à dos équivalentes entre la source et le drain lorsque le transistor est en coupure, et (c) coupe transversale après la formation d'une couche d'inversion d'électrons.

II.2.3. Caractéristiques idéal Courant – tension d'un MOSFET type NMOS

La tension de seuil du MOSFET à canal n, notée V_{TN} , est définie comme la tension de grille appliquée nécessaire pour créer une charge d'inversion dans laquelle la densité est égale à la concentration de porteurs majoritaires dans le substrat semi-conducteur. En termes simples, nous pouvons considérer la tension de seuil comme la tension de grille nécessaire pour «activer» le transistor.

Pour le MOSFET à mode d'amélioration de canal n, la tension de seuil est positive car une tension de grille positive est nécessaire pour créer la charge d'inversion. Si la tension de grille est inférieure à la tension de seuil, le courant dans le dispositif est essentiellement nul. Si la tension de grille est supérieure à la tension de seuil, un courant drain-source est généré lorsque la tension drain-source est appliquée. Les tensions de grille et de drain sont mesurées par rapport à la source.

La figure 2.7 (a) montre un MOSFET en mode d'amélioration de canal n avec les bornes de source et de substrat connectées à la masse. La tension grille-source est inférieure à la tension de seuil et il y a une petite tension drain-source. Avec cette configuration de polarisation, il n'y a pas de couche d'inversion d'électrons, la jonction pn drain-substrat est polarisée en inverse et le courant de drain est nul (en négligeant les fuites de jonction pn courants).

La figure 2.7 (b) montre le même MOSFET avec une tension de grille appliquée supérieure à la tension de seuil. Dans cette situation, une couche d'inversion d'électrons est créée et, lorsqu'une faible tension de drain est appliquée, les électrons de la couche d'inversion s'écoulent de la source vers la borne de drain positive. Le courant conventionnel entre dans le drain terminal et quitte le terminal source. Notez qu'une tension de drain positive crée une jonction

pn drain-substrat polarisée en inverse, de sorte que le courant circule à travers la région de canal et non à travers une jonction pn.

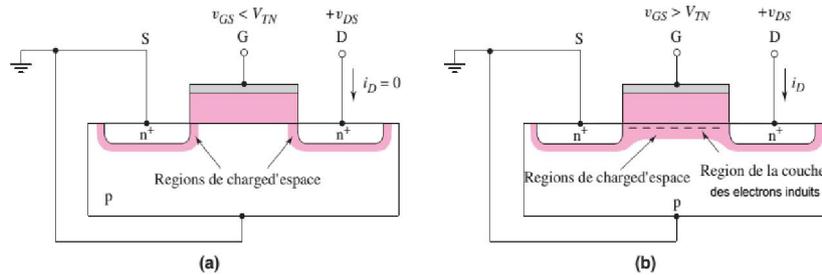


Figure 2.7 Le MOSFET en mode d'amélioration de canal n (a) avec une tension de grille appliquée $v_{GS} < V_{TN}$, et (b) avec une tension de grille appliquée $v_{GS} > V_{TN}$

Les caractéristiques i_D par rapport à v_D pour les petites valeurs de v_{DS} sont illustrées à la figure 2.8. Lorsque $v_{GS} < V_{TN}$, le courant de drain est nul. Lorsque v_{GS} est supérieur à V_{TN} , la charge d'inversion de canal est formée et le courant de drain augmente avec v_{DS} . Ensuite, avec une tension de grille plus grande, une densité de charge d'inversion plus grande est créée et le courant de drain est plus grand pour une valeur donnée de v_{DS} .

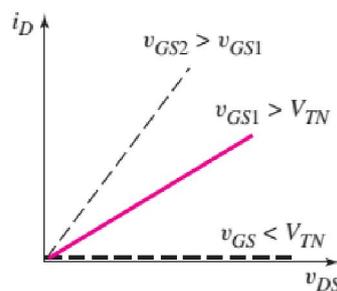


Figure 2.8 La caractéristiques de $i_D = f(v_{DS})$ pour des petites valeurs de v_{DS} pour trois valeurs de tensions de v_{GS}

La Figure 2.9 (a) montre la structure MOS de base pour $v_{GS} > V_{TN}$ et un petit v_{DS} appliqué. Sur la figure, l'épaisseur de la couche de canal d'inversion indique qualitativement la densité de charge relative, qui dans ce cas est essentiellement constante sur toute la longueur du canal. La courbe $i_D = f(v_{DS})$ correspondante est également représentée sur la figure. La figure 2.9 (b) montre la situation lorsque v_{DS} augmente. Lorsque la tension de drain augmente, la chute de tension aux bornes de l'oxyde près de la borne de drain diminue, ce qui signifie que la densité de charge d'inversion induite près du drain diminue également. La conductance incrémentale du canal au niveau du drain diminue alors, ce qui entraîne une diminution de la pente de la courbe i_D en fonction de v_{DS} . Cet effet est illustré dans la courbe i_D en fonction de v_{DS} de la figure.

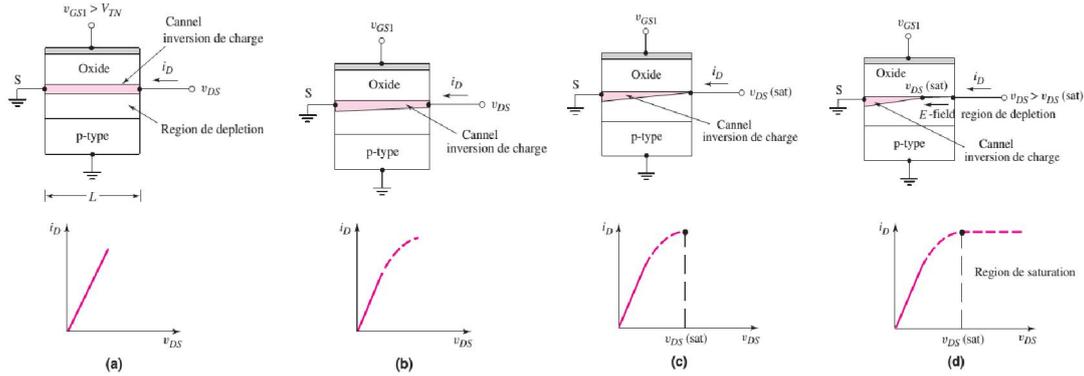


Figure 2.9 Coupe transversale et courbe i_D versus v_{DS} pour un MOSFET en mode d'amélioration à n canaux lorsque $v_{GS} > V_{TN}$ pour (a) une petite valeur v_{DS} , (b) une valeur v_{DS} plus grande mais pour $v_{DS} < v_{DS(sat)}$, (c) $v_{DS} = v_{DS(sat)}$ et $v_{DS} > v_{DS(sat)}$

Lorsque v_{DS} augmente au point où la différence de potentiel, $v_{GS} - v_{DS}$, à travers l'oxyde à la borne de drain est égale à V_{TN} , la densité de charge d'inversion induite à la borne de drain est nulle. Cet effet est illustré schématiquement sur la figure 2.9 (c). Pour cette condition, la conductance incrémentale du canal au drain est nulle, ce qui signifie que la pente de la courbe i_D par rapport à v_{DS} est nulle. Nous pouvons écrire :

$$v_{GS} - v_{DS(sat)} = V_{TN} \quad (2.1.1)$$

Où

$$v_{DS(sat)} = v_{GS} - V_{TN} \quad (2.1.2)$$

Où $v_{DS(sat)}$ est la tension drain-source qui produit une densité de charge d'inversion nulle au borne drain.

Lorsque v_{DS} devient plus grand que $v_{DS(sat)}$, le point du canal auquel la charge d'inversion est juste zéro se déplace vers la source. Dans ce cas, les électrons pénètrent dans le canal à la source, traversent le canal vers le drain, puis, au point où la charge passe à zéro, sont injectés dans la région de charge d'espace, où ils sont balayés par le champ électrique E au drain. Dans le MOSFET idéal, le courant de drain est constant pour $v_{DS} > v_{DS(sat)}$. Cette région de la caractéristique i_D par rapport à v_{DS} est appelée région de saturation, qui est représentée sur la figure 2.9 (d). À mesure que la tension de porte à source appliquée change, la courbe $i_D = f(v_{DS})$ change. Dans la figure 2.8, nous avons vu que la pente initiale de i_D par rapport à v_{DS} augmente à mesure que v_{GS} augmente.

De plus, l'équation (2.1.2) montre que $v_{DS(sat)}$ est une fonction de v_{GS} . Par conséquent, nous pouvons générer la famille de courbes pour ce MOSFET canal n en mode enrichissement comme le montre la figure 2.10.

La région pour laquelle $v_{DS} < v_{DS(sat)}$ est connue sous le nom de région de non saturation ou de triode. Les caractéristiques idéales courant-tension $i_D = f(v_{DS})$ dans cette région est décrites par l'équation:

$$i_D = K_n [2(v_{GS} - V_{TN})v_{DS} - v_{DS}^2] \quad (2.1.3)$$

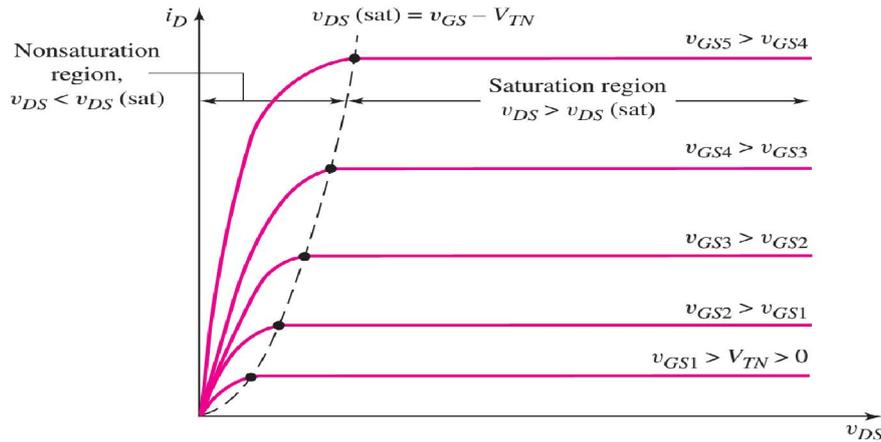


Figure 2.10. Famille de courbes de $i_D = f(v_{DS})$ pour un MOSFET canal n à enrichissement-mode. Notons que la tension $v_{DS(sat)}$ une valeurs d'un point unique pour chaque courbes. Ce point est noté point de transition entre la région de non saturation et la région de saturation.

Notations

1. La notation habituelle pour la tension de seuil est V_T . Cependant, puisque nous avons défini la tension thermique comme $V_T = kT / q$, nous utiliserons V_{TN} pour la tension de seuil du dispositif à canal n.
2. La notation de tension v_{DS} et v_{GS} , avec le double indice, désigne la tension entre le drain (D) et source (S) et entre la porte (G) et la source (S), respectivement. Implicite dans la notation est que le premier l'indice est positif par rapport au deuxième indice.

Dans la région de saturation, les caractéristiques idéales courant-tension pour $v_{GS} > V_{TN}$ sont décrites par l'équation :

$$i_D = K_n (v_{GS} - V_{TN})^2 \quad (2.1.4)$$

Dans la région de saturation, puisque le courant de drain idéal est indépendant de la tension drain-source, la résistance incrémentale ou de petit signal est infinie. On voit ça

$$r_0 = \left. \frac{\Delta v_{DS}}{\Delta i_D} \right|_{v_{GS} = \text{const}} = \infty \quad (2.1.5)$$

Le paramètre K_n est parfois appelé paramètre de Trans-conduction pour le MOSFET canal n. Pour simplifier, nous appellerons ce paramètre le paramètre de conduction, qui pour un MOSFET canal n est donné par

$$K_n = \frac{W\mu_n C_{ox}}{2L} \quad (2.1.6)$$

où C_{ox} est la capacité d'oxyde par unité de surface. La capacité est donnée par

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (2.1.7)$$

où t_{ox} est l'épaisseur de l'oxyde et ϵ_{ox} est la permittivité de l'oxyde. Pour les dispositifs en silicium, $\epsilon_{ox} = (3,9) (8,85 \times 10^{-14})$ F / cm. Le paramètre μ_n est la mobilité des électrons dans la couche d'inversion. La largeur du canal W La longueur du canal L qui sont représentée sur la figure 2.5 (a).

Comme l'indique l'équation (2.3 (a)), le paramètre de conduction est une fonction à la fois des paramètres électriques et géométriques. La capacité de l'oxyde et la mobilité des porteurs sont essentiellement des constantes pour une technologie de fabrication donnée. Cependant, la géométrie, ou le rapport largeur/longueur W/L , est une variable dans la conception des MOSFET qui est utilisée pour produire des caractéristiques courant-tension spécifiques dans les circuits à MOSFET.

On peut réécrire le paramètre de conduction K_n sous la forme

$$K_n = \frac{k'_n}{2} \times \frac{W}{L} \quad (2.1.8)$$

où $k'_n = \mu_n C_{ox}$ et est appelé paramètre de conduction de processus. Normalement, k'_n est considéré comme une constante pour une technologie de fabrication donnée, donc l'équation (2.3 (b)) indique que le rapport largeur/longueur W/L est la variable de conception du transistor.

Exercices

II.3. MOSFET à enrichissement Canal p

Le dispositif complémentaire MOSFET en mode enrichissement canal n est le MOSFET en mode enrichissement canal p.

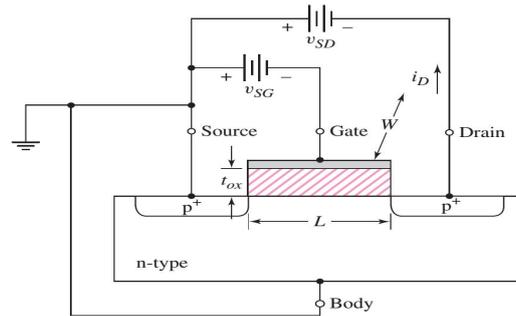


Figure 3.1 Coupe transversale d'un MOSFET en mode d'amélioration de canal p. Une coupe du MOSFET pour $v_{SG} = 0$.

Structure du transistor

La figure 3.1 montre une coupe transversale simplifiée du transistor de mode d'amélioration à canal p. Le substrat est maintenant de type n et les zones de source et de drain sont de type p. Les définitions des paramètres de longueur de canal, de largeur de canal et d'épaisseur d'oxyde sont les mêmes que celles du dispositif NMOS illustré à la figure 2.5 (a).

3.1. Fonctionnement de base du transistor

Le fonctionnement du dispositif à canal p est le même que celui du dispositif à canal n, sauf que le trou est le porteur de charge plutôt que l'électron. Une polarisation de grille négative est nécessaire pour induire une couche d'inversion de trous dans la région de canal directement sous l'oxyde. La tension de seuil pour le dispositif à canal p est désignée par V_{TP} .

Puisque la tension de seuil est définie comme la tension de grille requise pour induire la couche d'inversion, alors $V_{TP} < 0$ pour le dispositif en mode d'amélioration de canal p. Une fois la couche d'inversion créée, la région source de type p est la source du porteur de charge de sorte que les trous s'écoulent de la source vers le drain. Un drain négatif une tension est donc nécessaire pour induire un champ électrique dans le canal obligeant les trous à se déplacer de la source vers le drain. La direction conventionnelle du courant, alors, pour le transistor PMOS est dans la source et hors du drain. La direction du courant et la polarité de tension conventionnelles pour le dispositif PMOS sont inversées par rapport à l'appareil NMOS.

Notez sur la figure 3.1 l'inversion des indices de tension. Pour $v_{SG} > 0$, la tension de grille est négative par rapport à celle à la source. De même, pour $v_{SD} > 0$, la tension de drain est négative par rapport à celle à la source.

II.2.3. Caractéristiques idéal Courant – tension d'un MOSFET type PMOS

Les caractéristiques idéales courant-tension du dispositif en mode d'amélioration du canal p sont essentiellement les mêmes que celles illustrées à la figure 2.10, en notant que le courant de drain est hors du drain et que v_{DS} est remplacé par v_{SD} . Le point de saturation est donné par

$$v_{SD(sat)} = v_{SG} + V_{TP} \quad (3.1.1)$$

Pour le dispositif à canal p polarisé dans la région de non saturation, le courant est donné par

$$i_D = K_P [2(v_{SG} + V_{TP})v_{SD} - v_{SD}^2] \quad (3.1.2)$$

Dans la région de saturation, le courant est donné par

$$i_D = K_P (v_{SG} - V_{TP})^2 \quad (3.1.3)$$

Et le courant de drain sort de la borne de drain. Le paramètre K_P est le paramètre de conduction pour l'appareil à canal p et est donné par

$$K_P = \frac{W\mu_p C_{ox}}{2L} \quad (3.1.4)$$

Où W , L et C_{ox} sont la largeur, la longueur et la capacité d'oxyde de canal par unité de surface, comme défini précédemment. Le paramètre μ_p est la mobilité des trous dans la couche d'inversion de trous. En général, la mobilité de la couche d'inversion de trous est inférieure à la mobilité de la couche d'inversion d'électrons. Nous pouvons également réécrire l'équation (2.1.8) sous la forme

$$K_P = \frac{k'_p}{2} \times \frac{W}{L} \quad (3.1.5)$$

Où $k'_p = \mu_p C_{ox}$

Pour un MOSFET à canal p polarisé dans la région de saturation, nous avons

$$v_{SD} > v_{SD(sat)} = v_{SG} + V_{TP} \quad (3.1.6)$$

Exercices

Voir la série des travaux dirigés

3.2. Symboles des MOSFET transistors et conventions

Le symbole de circuit conventionnel pour le MOSFET en mode enrichissement canal n est représenté sur la figure 3.2 (a). La ligne continue verticale désigne l'électrode de grille, la ligne pointillée verticale désigne le canal (la ligne interrompue indique que le dispositif est en mode enrichissement) et la séparation entre la ligne de grille et la ligne de canal désigne l'oxyde qui isole la grille du canal. La polarité de la jonction pn entre le substrat et le canal est indiquée par la pointe de flèche sur le corps ou la borne du substrat. La direction de la pointe de flèche indique le type de transistor, qui dans ce cas est un dispositif à canal n. Ce symbole montre la structure à quatre bornes du transistor MOSFET. Dans la plupart des applications de ce texte, nous supposons implicitement que la source et les bornes du substrat sont connectées ensemble. Le dessin explicite de la borne de substrat pour chaque transistor d'un circuit devient redondant et rend les circuits plus complexes. Au lieu de cela, nous utiliserons le symbole de circuit pour le MOSFET à canal n illustré à la figure 3.2 (b). Dans ce symbole, la pointe de flèche se trouve sur le terminal source et indique le sens du courant qui, pour le dispositif à canal n, est hors de la source.

En incluant la pointe de flèche dans le symbole, nous n'avons pas besoin d'indiquer explicitement les bornes de source et de drain. Nous utiliserons ce symbole de circuit dans tout le texte, sauf dans des applications spécifiques.

Dans les textes et articles de revues plus avancés, le symbole de circuit du MOSFET à canal n représenté sur la figure 3.2 (c) est généralement utilisé. La borne de grille est évidente et il est implicitement compris que la borne «supérieure» est le drain et la borne «inférieure» est la source. La borne supérieure, dans ce cas le drain, est généralement à une tension plus positive que la borne inférieure. Dans ce texte d'introduction, nous utiliserons le symbole illustré à la Figure 3.2 (b) pour plus de clarté.

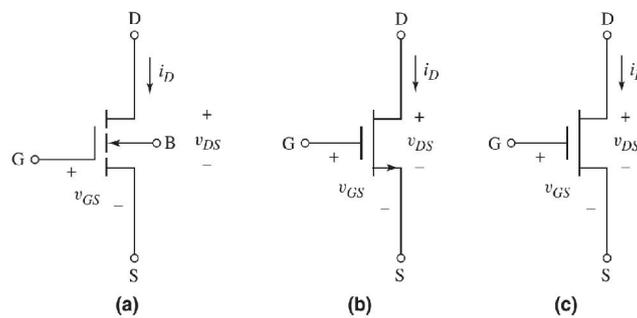


Figure 3.2.1 Le MOSFET en mode enrichissement à canal n: (a) symbole de circuit conventionnel, (b) symbole de circuit qui sera utilisé dans ce cours, et (c) symbole de circuit simplifié utilisé dans des textes plus avancés..

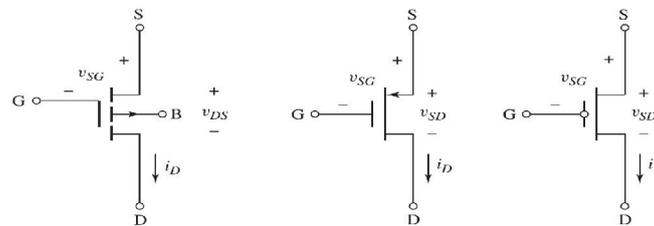


Figure 3.2.2 Le MOSFET en mode enrichissement à canal p: (a) symbole de circuit conventionnel, (b) symbole de circuit qui sera utilisé dans ce cours, et (c) symbole de circuit simplifié utilisé dans des textes plus avancés.

Le symbole de circuit conventionnel pour le MOSFET en mode d'amélioration de canal p apparaît sur la Figure 3.2.2 (a). Notez que la direction de la tête de flèche sur la borne de substrat est inversée par rapport à celle du dispositif en mode d'amélioration de canal n. Ce symbole de circuit montre à nouveau la structure à quatre bornes du dispositif MOSFET. Le symbole de circuit pour le dispositif en mode d'amélioration du canal p illustré à la Figure 3.2.2 (b) sera utilisé dans ce texte. La pointe de flèche se trouve sur le terminal source indiquant la direction du courant, qui pour le dispositif à canal p est dans le terminal source. Dans des textes plus avancés et des articles de revues, le symbole de circuit du MOSFET à canal p représenté sur la figure 3.2.2 (c) est généralement utilisé. Là encore, la borne de porte est évidente mais

comprend le symbole O pour indiquer qu'il s'agit d'un dispositif PMOS. Il est implicitement compris que la borne «supérieure» est la source et la borne «inférieure» est le drain. La borne supérieure, dans ce cas la source, est normalement à un potentiel plus élevé que la borne inférieure. Encore une fois, dans ce texte, nous utiliserons le symbole illustré à la figure 3.2.2 (b) pour plus de clarté.